

内受 21-21

早稲田大学大学院理工学研究科

博士論文概要

論文題目

Studies on RF Applications of Hydrogen-Terminated
Diamond Surface-Channel Field-Effect Transistors

水素終端ダイヤモンド表面伝導層を用いた電界効果ト
ランジスタの高周波デバイス応用に関する研究

申請者

梅沢 仁

Hitoshi UMEZAWA

電子・情報通信学専攻 ナノエレクトロニクス研究

2001 年 12 月



理 2659 (3305)

ダイヤモンドはワイドバンドギャップ、物質中最大の熱伝導率、高いブレークダウン電界、低い比誘電率などから高周波・高出力デバイスや高集積・高速デバイス、耐環境デバイス等への応用が期待されている。しかし、ダイヤモンドは気相合成中のホウ素やりん、硫黄などのドーピングにより p 型、もしくは n 型の半導体層が得られているものの、0.3eV 以上の深い活性化エネルギーにより、現在の技術では室温でほぼ絶縁性を示し、また伝導性の温度依存性は大きい。さらに、おもに表面伝導を防ぐために用いられる酸素終端表面は表面準位密度が大きいため、これまでに報告されている電界効果トランジスタ (FET) やバイポーラトランジスタの特性は物性値から予想される特性をはるかに下回るものとなっている。

これに対して表面を水素で終端することにより得られる p 型伝導層は、 10^{13}cm^{-2} 程度の高いキャリア密度、10nm 以下にほとんどのキャリアが存在する極薄のチャネル、表面のダングリングボンドが水素で終端されていることによるピンニングフリー表面、金属の仕事関数に依存するショットキーバリアハイトなどの表面チャネルデバイスとして有益な特性を有する。これまでの表面伝導層を用いたトランジスタの研究では、Si 等の素子作製技術が転用できないことから、ダイヤモンドの持つ性能を引き出せたと言えるデバイスは実現していなかったが、著者は自己整合的にゲートを作製するプロセスを改良することにより、素子の寄生素子成分を大幅に低減することに成功した。これにより、高性能なダイヤモンド FET の作製を実現した。この結果、ダイヤモンド電子デバイスでは世界で初となる高周波動作の確認、0.1 μm 以下のチャネル長を有する極微細チャネルダイヤモンドトランジスタなどが実現している。

本論文は 6 章から構成されている。以下、各章ごとにその概要と評価を述べる。

第 1 章 「Introduction」では、本研究の背景となるダイヤモンド研究の歴史と未解決問題、特にドーピングに関する問題、結晶成長に関する歴史、ドーピングを用いた電子デバイス応用の歴史について述べている。また、水素終端ダイヤモンド表面伝導層のデバイス応用のメリットについて述べ、これまでに発表されている表面チャネル型ダイヤモンドデバイスについて紹介する。

第 2 章 「High performance diamond MESFET and MISFET」では、高性能ダイヤモンドトランジスタ作製に必要なホモエピタキシャルダイヤモンド成長技術、および改良型セルフアライン法についての製作工程が明確に述べら

れている。ここで述べたセルフアライン法では相互コンダクタンスを大きく低減させる寄生ソース抵抗の元となるソース・ドレイン間隔をエッチング技術の改善により、これまでに発表されていた数 μm オーダーから 0.1 μm 程度まで縮小することが可能とし、最大で 110mS/mm の高い相互コンダクタンスを示す銅ゲートダイヤモンド MESFET が実現している。この特性は同ゲート長に換算した Si-MOSFET と同レベルであり、これまでのダイヤモンド FET の特性を 4 倍以上に改善する値である。また、同様のプロセスを用いて CaF_2 ゲート MISFET を作製し、90mS/mm の相互コンダクタンスと $280\text{cm}^2/\text{Vs}$ のチャネル移動度が得られている。この値は反転型 SiC MOSFET のチャネル移動度をはるかに凌駕する値である。

また、ダイヤモンドの高いブレークダウン電界に着目して作製した MESFET は最大で 230V のドレイン耐圧を有し、さらにソースゲート間隔を縮めた FET では 16mS/mm の相互コンダクタンスに 160V のドレイン耐圧を有する 1W/mm 級のパワー特性を示す MESFET が実現している。シミュレーションによるデバイス構造最適化により、今後さらに高出力動作が実現可能であると考えられる。

第 3 章 「RF characteristics of surface-channel diamond FETs」では、表面チャネル型ダイヤモンド FET の高周波特性について述べられている。第 2 章で述べたセルフアラインプロセスでは 1 μm 程度のゲート長で十分に高周波動作可能な相互コンダクタンスが得られており、このブレークスルーによって MESFET および MISFET の高周波動作が実現している。MESFET では 2 μm ゲート長で 70mS/mm の相互コンダクタンスが得られ、オンウェハ S パラメータ測定により 2.2GHz の遮断周波数と 7GHz の最大発振周波数が得られた。MESFET では相互コンダクタンス改善と入力容量低減の効果によりゲート長の微細化に対して高周波特性の大幅な改善が見られている。また、MISFET ではゲート部に絶縁膜容量が直列に挿入される効果と、 CaF_2 による移動度改善効果により MESFET 高周波特性のゲート長微細化傾向をさらに上回る改善傾向が得られ、0.7 μm ゲート長 MISFET では 10GHz を超える遮断周波数が得られている。また、このデバイスでは同時に 12V のドレイン耐圧が得られている。しかし、AC 動作時と DC 動作時における特性の変化が見られており、今後のさらなる高周波特性の実現にはこれらの問題解決が重要となる。

第 4 章 「Fabrication and characteristics of Sub 0.1 μm short channel diamond MISFETs」では、極微細ゲートダイヤモンド MISFET の短チャネル効果とその改善方法が示されている。ダイヤモンド表面伝導層は表面から非常に薄い領域に伝導層を形成するが、このキャリアプロファイルはゲート長の微細化に

対して短チャネル効果を抑制する働きをしめすと予想され、今後の素子の高速化や高出力化に対して有利であると考えられる。そこで、著者は表面の水素終端構造にダメージを与えずに $0.1\mu\text{m}$ 以下のチャネル長を実現する新しいプロセスを開発した。ゲート絶縁膜が厚い MISFET においては閾値のシフトやドレイン電圧印加によるドレイン電流の増加、サブスレシヨルド係数の悪化などが見られたが、ゲート絶縁膜を 15nm 程度まで薄膜化することによって $0.2\mu\text{m}$ 以下のチャネル長でも閾値のシフトが起こらず、またサブスレシヨルド係数が 0.1V/dec 程度に保たれることが示された。これは、ゲート絶縁膜の薄膜化によって短チャネル効果の原因であるドレイン誘起チャネル障壁低下効果が抑えられたことによるものであると考えられる。また、2次元シミュレーションを用いた特性解析により同様の効果が示唆されている。

第5章「DC and RF characteristics of polycrystalline diamond MISFETs」では、多結晶ダイヤモンド基板の水素終端表面伝導層を用いて MISFET を作製し、高周波動作を確認した。水素終端表面伝導層は研磨した多結晶ダイヤモンド上でも水素プラズマ処理を施すことにより同様に発現し、 $1\sim 5\times 10^{13}\text{cm}^{-2}$ の表面キャリア密度と $10\sim 40\text{cm}^2/\text{Vs}$ のホール移動度を示す。これらのキャリア密度、ホール移動度はダイヤモンドの表面モフォロジーと密接な関連性があり、また、MISFET の特性にも影響をあたえることがわかった。また、表面の凹凸を極力押さえた基板上に作製したデバイスでは最大で 70mS/mm の相互コンダクタンスが得られ、オンウェハ S パラメータ測定で 2.6GHz の遮断周波数が得られている。しかし、多結晶ダイヤモンド上の FET は結晶粒界におけるキャリアの散乱効果によりチャネル移動度が大きくばらつき、これにより相互コンダクタンス、遮断周波数がばらつきを見せている。また、最大発振周波数/遮断周波数比はゲート長によらず低い値を示していることが分かった。これはドレイン領域の結晶粒界で生じる空乏層により最大有能電力利得を低減させている効果であると考えられる。

第6章「Conclusion」は本論文の結論であり、水素終端ダイヤモンド表面伝導層を用いた FET について達成された研究成果についてまとめるとともに、今後の展望について述べる。

ダイヤモンドはその物性的優位性を引き出す技術の開発により複合機能を有するデバイスが実現する可能性を秘めている。本論文によって達成された成果と技術は、今後のダイヤモンドデバイスの開発に生かされると考える。