

# 博士論文概要

## 論文題目

積層型機能性デバイスに向けた  
ハイブリッド接合技術に関する研究  
Hybrid bonding technology  
for 3D integrated functional devices

申請者

仁村	将次
Masatsugu	NIMURA

ナノ理工学専攻 マイクロシステム研究

2015年12月

本論文は、次世代の積層型機能性デバイスを実現するための要素技術として必須となるシングルマイクロピッチのバンプの接合とチップ間を封止する樹脂の接合を同時に行うハイブリッド接合技術に関する研究について述べる。

従来の半導体デバイスの高性能化を担っていた微細化が物理的限界に近づいており、従来のペースでの高性能化が困難となりつつある。更なる高性能化を継続する方法の一つとして、TSV(Through silicon via)を利用したデバイスの3次元積層化が注目されている。ロジック上にDRAM(Dynamic random access memory)を積層する3次元メモリでは、TSVによる接続で広いバンド幅を実現することができるため更なるデータ処理高速化や低消費電力化が期待される。また、近年普及が著しいCMOS(Complementary metal-oxide semiconductor)イメージセンサーでは、センサーとロジックを積層することで従来と比べて小型化、高画質化が実現されている。そして、更なる画質と機能向上のために画素レベルの接続も検討されている。今後、積層デバイスの継続的な進化のためにはバンプ電極のピン数増加とファインピッチ化に対応した積層技術の確立が必須である。本研究では、次世代の積層型機能性デバイスを実現するために、シングルマイクロピッチのバンプの接合技術とチップ間の樹脂封止技術に注目した。

従来、フラックスを用いてはんだバンプを接合した後に、毛細管力を利用して樹脂をチップと基板、チップ間に注入するキャピラリーアンダーフィル工法が用いられているが、隙間10  $\mu\text{m}$  以下ではフラックス洗浄や樹脂注入自体が困難とされている。一方、はんだの接合前に樹脂をチップまたは基板へ塗布し、はんだ接合と樹脂封止を同時に行う先塗布工法も提案されているが、はんだ接合部の樹脂の噛み込みが新たな問題となる。これらの問題を解決する1つの技術として、電極の周囲に有機または無機の絶縁層が形成された構造を用いて電極と電極、及び絶縁膜と絶縁膜を同時に接合するハイブリッド接合技術が提案されている。これまでに提案されているハイブリッド接合では、電極と絶縁膜の表面段差を極力抑えた平坦構造が用いられるが、それらの表面高さを完全に揃えることは困難である。また、Si基板の歪みや接合装置のヘッドとステージの平行不良による接合時の荷重の不均一が原因で接合不良が発生する問題もある。そこで、これらの問題を解決するために、バンプの塑性変形と未硬化状態の接着性樹脂の可塑性により接合時にバンプと樹脂の表面段差を吸収可能な接合構造を提案した。この構造に採用する未硬化樹脂は、常温で固体であり、加熱すると粘度が低下して可塑性を示す。また、この構造を作製するために、未硬化樹脂をバンプ周囲に形成する工法も提案した。そして、これらの接合構造と作製方法を応用して、シングルマイクロピッチのバンプと樹脂を同時に接合するハイブリッド接合の実現を本研究の最終目的とした。

第1章「序論」では、デバイスの3次元積層化の背景、従来の樹脂封止技術、及び次世代の積層型機能性デバイスの実現に向けたハイブリッド接合技術の有効性と

その課題を纏め、本研究の目的について述べた。

第 2 章と第 3 章では、ハイブリッド接合の要素技術である接合構造の設計とその作製方法の構築について述べた。

第 2 章「Lock and key 構造を用いたハイブリッド接合」では、Au バンプの塑性変形と未硬化樹脂の可塑性により Au バンプと樹脂の表面段差を吸収可能な Lock and key 構造を用いたハイブリッド接合技術を提案した。Key 構造は Au バンプ表面が未硬化樹脂のそれよりも高い凸型の構造をとる。一方、Lock 構造は Au バンプ表面が硬化樹脂のそれよりも低い凹型の構造をとり、Key 構造との位置ずれ防止の役割を果たす。また、接合時に Au バンプの接合界面への未硬化樹脂の流入防止のために、Au バンプが樹脂よりも先に接触する構造に設計した。Key 構造の作製には、Au バンプ上の未硬化樹脂をフッ素樹脂フィルムで熱加圧で薄くした後、樹脂を  $O_2$  プラズマエッチングする工法を提案した。一方、Lock 構造の作製には、フォトリソグラフィによるレジストマスク形成と  $O_2/CHF_3$  プラズマエッチングを用いた。これらの作製結果から、 $O_2$  及び  $O_2/CHF_3$  プラズマで Au バンプ上の未硬化樹脂及び硬化樹脂を除去できることを示した。接合試料の導通試験から、900 ピン全ての Au バンプの電気的な接続を確認した。また、接合試料の断面 SEM 観察結果から、Au バンプの接合界面では Au バンプ間で再結晶化した箇所が存在し、また、未硬化樹脂と硬化樹脂の接合界面は観察されず一体化したことと、ボイドのないことを確認した。これらの接合結果から、接合時の温度上昇前にチップと基板の Au バンプを接触させることで、Au バンプの接合界面への未硬化樹脂の流入を防止する構造設計がハイブリッド接合に有効であることを示した。以上の結果によって、Au バンプの塑性変形と未硬化樹脂の可塑性により Au バンプと樹脂の表面段差を吸収する Lock and key 構造を用いたハイブリッド接合を初めて実現した。

第 3 章「Planar 構造を用いたハイブリッド接合」では、CMP で樹脂を平坦化して得られる Planar 構造を用いたハイブリッド接合技術を提案した。Planar 構造は、Au バンプの塑性変形と未硬化樹脂の可塑性により Au バンプと樹脂の表面段差を吸収する点において、第 2 章で述べた Lock and key 構造と類似するが、接合部が平坦な Planar 構造である点が大きく異なり、ファインピッチのバンプの接合構造に対応できる特徴を有する。Planar 構造は、チップと基板に樹脂をスピコート、ベークした後、CMP でそれぞれの樹脂を研磨することで作製された。仮にチップと基板の双方に未硬化樹脂を用いたとすると、未硬化樹脂の研磨速度は Au のそれよりも早く Au バンプと未硬化樹脂の表面段差は増大すると考えられたため、接合時に樹脂の充填不良を生じる可能性があった。そこで、チップには未硬化樹脂を用い、他方の基板には未硬化樹脂よりも研磨速度が遅い硬化樹脂を用いることを提案した。硬化樹脂には CMP による研磨を可能とした半硬化状態を用いることで、Au バンプと半硬化樹脂の表面段差を低減できることを明らかにした。接合試料の断面 SEM 観察結果からは、Au バンプ間で再結晶化したこと、未硬化樹脂と半硬化樹脂の接合界面観察

されず一体化したことで、ボイドがないことを確認した。また、CMPによるAuバンプ表面の平坦化がAuバンプの接合界面でのボイド低減に効果的であることも明らかにした。さらに、900ピン全てのAuバンプの電氣的な接続も確認した。以上の結果によって、CMPで樹脂を平坦化して得られるPlanar構造がハイブリッド接合に有効であることを示した。CMP技術を用いた作製方法は工程数が少なく、バンプの表面粗さを低減し、バンプの高さを揃えることができる点において汎用性が高いため量産化を可能とする。

第4章「シングルミクロンピッチのバンプと樹脂で構成されるPlanar構造を用いたハイブリッド接合」では、8  $\mu\text{m}$ ピッチのSn/CuバンプとSiO<sub>2</sub>フィラー含有樹脂で構成されるPlanar構造を用いたハイブリッド接合を提案した。第2章と第3章で確立した接合構造設計とその作製方法を応用し、さらに接合構造を構成する材料の視点も取り入れて、これらを一体で設計、試作評価した。まず、超高密度のバンプを接合するために低圧で塑性変形するSnをバンプ先端に用いたSn/Cuバンプを採用し、8  $\mu\text{m}$ ピッチのSn/Cuバンプ間にボイドなく充填可能なナノサイズのSiO<sub>2</sub>フィラーを含有した樹脂を採用した。次に、接合構造には第3章で述べた利点からPlanar構造を採用した。その作製方法には、樹脂のCMPとO<sub>2</sub>/CHF<sub>3</sub>プラズマエッチングを組み合わせた工法を提案した。SiO<sub>2</sub>フィラー含有樹脂のCMPによる研磨のスループットを上げるために、Sn/Cuバンプの高さ、SiO<sub>2</sub>フィラー含有樹脂の粘度、及びスピンコート条件を最適化してCMPの前に予めSn/Cuバンプの先端部が樹脂から突出した構造を作製した。この事によって樹脂の研磨量を減少させることができCMP時間の短縮に成功した。O<sub>2</sub>/CHF<sub>3</sub>プラズマエッチングでは、O<sub>2</sub>とCHF<sub>3</sub>のガス流量を最適化することで樹脂とSiO<sub>2</sub>フィラーを均一にエッチングすることができることを実証した。次に、O<sub>2</sub>/CHF<sub>3</sub>プラズマエッチングでSn/CuバンプとSiO<sub>2</sub>フィラー含有樹脂の表面に約200~400 nmの段差を設けることで、Sn/CuバンプとCu膜の接合界面にSiO<sub>2</sub>フィラー含有樹脂の噛み込みなくSn/CuバンプとCu膜を接合できることを実証した。さらに、接合前のチップと基板の表面にAr/H<sub>2</sub>フォーミングガス(H<sub>2</sub>濃度4%)のプラズマ表面処理をしたことで、接合強度が大幅に増加し、ボイドも発生しなく、接合界面の消失したことから、Sn/CuバンプのSn表面とCu膜表面に存在する有機膜と酸化膜の除去にAr/H<sub>2</sub>プラズマ表面処理が効果的であることを示した。以上の接合構造設計、作製方法の構築、及び最適材料の検討により、8  $\mu\text{m}$ ピッチのSn/CuバンプとSiO<sub>2</sub>フィラー含有樹脂を同時に接合するハイブリッド接合を世界で初めて実現した。

第5章「結論と今後の展望」では、本研究の結果を総括し、今後の展望について述べる。本研究の成果は、今後の半導体実装分野に必須の技術と知見を明確にしたもので、次世代の積層型機能性デバイスの実現に大きく寄与するものである。

## 早稲田大学 博士（工学） 学位申請 研究業績書

氏名 仁村将次 印

(2015年 11月 現在)

種 類 別	題名、 発表・発行掲載誌名、 発表・発行年月、 連名者（申請者含む）
査読付 論文	<ol style="list-style-type: none"> <li>○ <b>Masatsugu Nimura</b>, Jun Mizuno, Shuichi Shoji, Katsuyuki Sakuma, Hiroshi Ogino, Tomoyuki Enomoto, and Akitsu Shigetou, “Hybrid Au-Adhesive Bonding Technology Using Planar Adhesive Structure for 3D LSI”, <i>IEEE transaction on Components, Packaging and Manufacturing Technology</i>, Vol.4, Issue 5, pp.762-768, 2014.</li> <li>○ <b>Masatsugu Nimura</b>, Shigetou Akitsu, Katsuyuki Sakuma, Hiroshi Ogino, Tomoyuki Enomoto, Jun Mizuno and Shuichi Shoji, “Study on Hybrid Au-undefill resin Bonding Method with Lock-and-key structure for 3D Integration”, <i>IEEE transaction on Components, Packaging and Manufacturing Technology</i>, Vol.3, Issue 4, pp.558-565, 2013.</li> <li>Akiko Okada, Shuichi Shoji, <b>Masatsugu Nimura</b>, Akitsu Shigetou, Katsuyuki Sakuma and Jun Mizuno, “Vacuum Ultraviolet Irradiation Treatment for Reducing Gold-Gold Bonding Temperature”, <i>Materials Transactions</i>, Vol. 54, No. 11, pp. 2139-2143, 2013.</li> <li>○ <b>仁村将次</b>, 佐久間克幸, 庄子 習一, 水野潤, “三次元LSIに向けたはんだと樹脂の混載接合技術と表面処理技術”, 電子情報通信学会論文誌 C, Vol.J95-C, No.11, pp.296-303, 2012.</li> </ol>
総説	<ol style="list-style-type: none"> <li>水野潤, 佐久間克幸, <b>仁村将次</b>, 若井史博, 庄子習一, “Auを用いた熱圧着マイクロ接合技術”, 精密工学会誌, 79巻8号, pp.714-718, 2013.</li> <li>水野潤, 佐久間克幸, 宇奈奈保子, <b>仁村将次</b>, 庄子習一, “新しいシリコンチップ接合技術”, スマートプロセス学会誌, Vol. 1, No. 3, pp.120-125, 2012.</li> </ol>
査読付き 講演	<ol style="list-style-type: none"> <li>大山真輝, <b>仁村将次</b>, 水野潤, 庄子習一, 田村護, 榎本智之, 重藤暁津, “高密度3次元実装に向けたフィラー含有樹脂とバンプのハイブリッド接合技術”, 「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム, 2016. (採択済)</li> <li><b>Masatsugu Nimura</b>, Masaki Ohyama, Shuichi Shoji, Mamoru Tamura, Tomoyuki Enomoto, and Akitsu Shigetou, Jun Mizuno, “3D Interconnection of Single Micron Pitch by Hybrid Bonding Technology”, <i>Extended Abstracts of the 2015 International Conference on Solid State Devices and Materials</i>, pp788-789, 2015.</li> <li>Masaki Ohyama, <b>Masatsugu Nimura</b>, Jun Mizuno, Shuichi Shoji, Mamoru Tamura, Tomoyuki Enomoto, and Akitsu Shigetou, “Hybrid Bonding of Cu/Sn Microbump and Adhesive with Silica Filler for 3D Interconnection of Single Micron Pitch” <i>Proceedings of the 65<sup>th</sup> IEEE Electronic Components and Technology Conference</i>, pp.325-330, 2015.</li> <li>Masaki Ohyama, Jun Mizuno, Shuichi Shoji, <b>Masatsugu Nimura</b>, Toshihisa Nonaka, Yoichi Shinba, Akitsu Shigetou, “Fine-Pitch Hybrid Bonding with Cu/Sn Microbumps and Adhesive for High Density 3D Integration”, <i>Proceedings of the International Conference on Electronics Packaging</i>, pp.604-607, 2014.</li> </ol>

## 早稲田大学 博士（工学） 学位申請 研究業績書

種 類 別	題名、 発表・発行掲載誌名、 発表・発行年月、 連名者（申請者含む）
	<p>5. Masaki Ohyama, Jun Mizuno, Shuichi Shoji, <b>Masatsugu Nimura</b>, Toshihisa Nonaka, Yoichi Shinba, Akitsu Shigetou, “Fine-Pitch Interconnection by Hybrid Cu/Sn- Adhesive Bonding for 3D Integration”, <i>Proceedings of the IEEE International Workshop on Low Temperature Bonding for 3D Integration</i>, pp.163-164, 2014.</p> <p>6. Akiko Okada, <b>Masatsugu Nimura</b>, Naoko Unami, Akitsu Shigetou, Hirokazu Noma, Katsuyuki Sakuma, Shuichi Shoji and Jun Mizuno, “VUV/O3 Treatment for Reduction of Au-Au Bonding Temperature” <i>Proceedings of the International Conference on Electronics Packaging</i>, pp.289-293, 2013. (IEEE CPMT Japan Chapter Young Award)</p> <p>7. ○ <b>Masatsugu Nimura</b>, Jun Mizuno, Akitsu Shigetou, Katsuyuki Sakuma, and Shuichi Shoji, “Hybrid Au-Au Bonding using Planar Adhesive Structure for 3D Integration” <i>Proceedings of the 63<sup>rd</sup> IEEE Electronic Components and Technology Conference</i>, pp. 1153-1157, 2013.</p> <p>8. <b>仁村 将次</b>, 重藤暁津, 佐久間 克幸, 荻野浩司, 榎本智之, 水野 潤, 庄子 習一, “三次元 LSI のための Au バンプと接着剤のハイブリッド接合技術”, 「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム, pp.201-206, 2013.</p> <p>9. ○ <b>Masatsugu Nimura</b>, Shigetou Akitsu, Katsuyuki Sakuma, Hiroshi Ogino, Tomoyuki Enomoto, Jun Mizuno and Shuichi Shoji, “Hybrid Au-Underfill Resin Bonding with Lock-and-Key Structure” <i>Proceedings of the 62<sup>nd</sup> IEEE Electronic Components and Technology Conference</i>, pp.258-262, 2012.</p> <p>10. <b>Masatsugu Nimura</b>, Katsuyuki Sakuma, Hiroshi Ogino, Tomoyuki Enomoto, Shigetou Akitsu, Shuichi Shoji, and Jun Mizuno, “Hybrid Solder-Adhesive Bonding Using Simple Resin Planarization Technique for 3D LSI”, <i>Proceedings of the IEEE International Workshop on Low Temperature Bonding for 3D Integration</i>, p.81, 2012. (Best presentation award)</p> <p>11. Akiko Okada, <b>Masatsugu Nimura</b>, Naoko Unami, Akitsu Shigetou, Hirokazu Noma, Katsuyuki Sakuma, Shuichi Shoji and Jun Mizuno, “Low Temperature Au-Au Flip Chip Bonding with VUV/O3 Treatment for 3D Integration” <i>Proceedings of the IEEE International Workshop on Low Temperature Bonding for 3D Integration</i>, p171, 2012.</p> <p>12. Akiko Okada, <b>Masatsugu Nimura</b>, Naoko Unami, Akitsu Shigetou, Hirokazu Noma, Katsuyuki Sakuma, Shuichi Shoji and Jun Mizuno, “Low Temperature Au-Au Bonding With VUV/O3 Treatment” <i>Proceedings of the IEEE International 3D Systems Integration Conference</i>, P-1-8, 2011.</p> <p>13. ○ <b>Masatsugu Nimura</b>, Jun Mizuno, Katsuyuki Sakuma, and Shuichi Shoji, “Solder/Adhesive Bonding Using Simple Planarization Technique for 3D Integration” <i>Proceedings of the 61<sup>st</sup> IEEE Electronic Components and Technology Conference</i>, pp.1147-1152, 2011.</p>

## 早稲田大学 博士（工学） 学位申請 研究業績書

種 類 別	題名、 発表・発行掲載誌名、 発表・発行年月、 連名者（申請者含む）
査読なし 講演	<ol style="list-style-type: none"> <li>1. 水野潤, 仁村将次, 宇波奈保子, 庄子習一, ”3次元集積化のための要素技術の研究”, 第98回マイクロ接合研究委員会, 2011.</li> <li>2. <u>仁村 将次</u>, 佐久間 克幸, 荻野浩司, 榎本智之, 庄子 習一, 水野 潤, “三次元集積化技術のための簡易低コストハイブリッド接合” 第58回春季応用物理学会予稿集, 2011.</li> </ol>
その他 (特許)	<ol style="list-style-type: none"> <li>1. 特開 2014-130993 積層構造体の製造方法, 庄子 習一, 水野 潤, <u>仁村 将次</u>, 榎本智之, 荻野浩司</li> </ol>
(刊行物)	<ol style="list-style-type: none"> <li>1. <u>仁村 将次</u>, 重藤暁津, 佐久間 克幸, 荻野浩司, 榎本智之, 庄子 習一, 水野 潤, “三次元集積化に向けた微小 Au バンプ電極と接着剤のハイブリッド接合技術” 月刊ディスプレイ, 19巻, 3号, pp.23-29, 2013.</li> </ol>
(査読付き 講演)	<ol style="list-style-type: none"> <li>1. Noboru Asahi, Yoshinori Miyamoto, <u>Masatsugu Nimura</u>, Yoshihito Mizutani, Yoshiyuki Arai, ”High Productivity Thermal Compression Bonding for 3D-IC”, <i>Proceedings of the IEEE International 3D Systems Integration Conference</i>, 2015.</li> <li>2. Yoshiyuki Arai, <u>Masatsugu Nimura</u>, Hajime Tomokage, ”Evaluation of Ultrasonic Vibration Energy on Cu-Cu Direct Bonding for Flip-Chip Interconnection”, <i>Transaction of the Japan Institute of Electronics Packaging</i>, Vol. 7, No.1, pp.8-13, 2014.</li> <li>3. Yoshiyuki Arai, <u>Masatsugu Nimura</u>, Hajime Tomokage, “Cu-Cu Direct Bonding Technology Using Ultrasonic Vibration for Flip-Chip Interconnection”, <i>Proceedings of International Conference on Electronic Packaging and iMAPS All Asia Conference</i>, pp.468-472, 2015.</li> <li>4. Yoshiyuki Arai, Yoshinori Miyamoto, <u>Masatsugu Nimura</u>, Hajime Tomokage, “Evaluation of Ultrasonic Vibration Energy for Copper- To-Copper Bonding by Flip-Chip Bonding Technology”, <i>Proceedings of International Conference on Electronics Packaging</i>, 2014.</li> <li>5. Toshihisa Nonaka, Yuta Kobayashi, Noboru Asahi, Shoichi Niizeki, Koichi Fujimaru, Yoshiyuki Arai, Toshifumi Takegami, Yoshinori Miyamoto, <u>Masatsugu Nimura</u>, and Hiroyuki Niwa “High throughput thermal compression NCF bonding” <i>Proceedings of the 64<sup>th</sup> IEEE Electronic Components and Technology Conference</i>, pp.913-918, 2014.</li> <li>6. Kailing Shih, <u>Masatsugu Nimura</u>, Yukio Kanehira, Toshinori Ogashiwa, Jun Mizuno, and Shuichi Shoji, “SIMPLE THROUGH SILICON INTERCONNECT VIA FABRICATION USING DRY FILLING OF SUB-MICRON AU PARTICLES FOR 3D MEMS”, <i>Proceedings of the 26<sup>th</sup> IEEE International Conference on Micro Electro Mechanical Systems</i>, pp299-302, 2013.</li> </ol>