

外62~2

早稲田大学大学院理工学研究科

博士論文概要

論文題目

微細 MOSFETにおける
ホット・キャリア効果に関する研究

申請者

土屋 敏章

Toshiaki Tsuchiya

昭和62年6月

1. 本研究の背景

高密度かつ高性能なVLSIを実現するためMOSFETの微細化が進められ、今やサブミクロン・チャネル長のMOSFETが用いられるようになった。デバイス寸法の微細化とともに使用電源電圧も低下してはいるものの、速度性能を向上させるために、寸法の縮小率に比例する程には低下していない。この結果、MOSFETの微細化とともにドレイン付近の電界強度が次第に増加している。キャリアはこの高電界領域を走行するため熱平衡状態より高エネルギーを有するようになり、いわゆるインバクト・イオン化現象を起こし、ホットな電子/ホール対を発生させる。

このようなホット・電子やホット・ホールの一部がゲート酸化膜中に注入されるとMOSFETのしきい値電圧の変動や相互コンダクタンス g_m の劣化をもたらす。また、ホット・キャリアに関連してドレイン端からフォトンが発生する。フォトンの発生機構としては、これまで、ホット・電子の制動放射であるとする報告がなされている。フォトンが基板内で吸収されると電子/ホール対が発生するため、少数キャリアによるダイナミック・メモリ・セルの保持時間の劣化が生じる。このようにホット・キャリアはVLSIの信頼性上大きな制限要因になっている。

ホット・キャリアによるデバイス劣化を防止するため、ドレイン電界を緩和するためのデバイス構造の工夫として、 N^+ ソース/ドレイン層に隣接したチャネル領域に N^- 層を有するLDD(Lightly Doped Drain)構造が有力視されている。この N^- 層の形成に際して、注入イオンのチャネリング防止のため、通常、数度の注入角度をつけてイオン注入を行う。この結果、注入イオンの横方向広がり層がソース/ドレイン側で非対称となり、デバイス特性およびホット・キャリアによるデバイス劣化量が非対称になるといった問題が生じている。

以上のような背景から、本論文では、ホット・キャリアによるMOSFETの特性劣化機構およびフォトン発生機構の解明を行い、さらに、LDD構造において重要な注入イオンの横方向広がり層に及ぼす注入角度とマスク側面角度の効果を定量的に解析した。

デバイス劣化機構についてはこれまで多くの劣化モデルが提案されているが、統一的に実験結果を説明できるモデルには至っていない。この原因は、劣化機構を論じるのに最も基本的な、劣化がホット・電子によるのかホット・ホールによるのか、あるいは両者によるのかといった問題を明らかにすることが困難であったためであると考えられる。本論文では、この問題を解決するため、ホット・電子やホット・ホールが注入される各々のゲート酸化膜領域を初めて明らかにした。そして、ホット・電子とホット・ホールの効果を明確にすることによってデバイス劣化機構の解明を可能にした。

2. 本研究の概要

2.1 ホット・キャリアによるMOSFET特性の劣化機構

ホット・電子やホット・ホールが各々のゲート酸化膜領域に注入されるかを明らかにするため、ストレス中の基板電流/ソース電流比の変化を用いた新たな評価手法を考案した。この手法を用いて、pチャネルおよびnチャネルMOSFETにおけるデバイス劣化と、劣化を引き起こしているホット・キャリア・タイプの関係を明らかにした。

pチャネルMOSFETでは、ドレイン層内のドレイン空乏層上の酸化膜領域(領域I)とデバイス特性に影響を与えるドレイン層外のチャネル部上の酸化膜領域(領域II)とで注入されるホット・キャリア・タイプは同一である。飽和領域においてはホット・電子の注入によって負電荷の発生が顕著に生じ短チャネル効果によって g_m が増加する。また、線形領域においてはホット・ホールの注入によって g_m が減少する。

一方、nチャネルMOSFETについては、ホット・電子やホット・ホールが注入されるゲート酸化膜領域はバイアス条件によって変化する。ある臨界値より小さいドレイン電圧では、酸化膜領域IIには主にホット・電子が注入され、ホット・ホールは酸化膜領域Iに注入される。この場合、デバイス劣化は酸化膜領域IIに注入されるホット・電子によって引き起こされる。領域IIへの顕著なホット・ホール注入は、臨界値以上のドレイン電圧においてのみ生じる。臨界値以上のドレイン電圧で、ゲート電圧がしきい値電圧付近の場合、領域IIには主にホット・ホールが注入され、ゲート電圧の増加と共にホット・電子注入が支配的になる。ホット・ホールとホット・電子の両者が領域IIに注入されると増速劣化が生じる。

nMOSFETの g_m およびサブスレシヨルド・スロープの劣化は界面単位によってのみ生じるのではなく、酸化膜領域IIに局所的にトラップされた電子によって生じ得ることを明らかにした。これは、トラップされた電子の負電荷によりチャネルが界面から離れて深い位置に移動し、ゲート電圧の制御性が低下するために生じるものである。

ホット・ホールとホット・電子の両者が酸化膜領域IIに注入された場合に生じる増速劣化の原因は、両キャリアの注入による界面単位の増速発生によって生じているのではなく、ホット・ホール注入によって発生する中性トラップ・センタにトラップされる電子量が増加するためである。

ゲート酸化膜内に注入されたホット・電子によるデバイス特性劣化において、トラップ・電子の寄与と発生した界面単位の寄与を分離できる新しい評価手法を考案した。これはホット・電子注入後、ホット・ホールを注入することにより電荷補償を行うことによって、トラップ・電子による負電荷の効果を除去できることを利用したものである。

この手法を用いて、ホット・エレクトロンによる g_m の劣化要因を定量的に解析した。 g_m の劣化は、トラップされたホット・エレクトロンと、発生した界面準位の両者によって生じており、 $(\Delta g_m / g_m) = \infty A (\Delta g_m / g_m) - B$ で表される。ここで、 $(\Delta g_m / g_m)$ は界面準位による g_m 劣化率、 $(\Delta g_m / g_m)$ は全劣化率、 A および B は定数である。

ホット・エレクトロン注入による g_m 劣化率のうち界面準位のみによる劣化分を分離して求め、ラッキー・エレクトロン・モデルに基づいて解析することによって、界面準位発生のためのホット・エレクトロンの臨界エネルギー $5.2 eV$ を得た。

SIMSを用いてゲート酸化膜中の水素濃度分布の測定を行い、デバイス劣化と界面構造の関係を調べた。界面付近の $Si-H$ はホット・エレクトロンの注入によりトラップ・センタに構造変化し、 $Si-OH$ はホット・エレクトロンの注入により界面準位に構造変化すると推定される。

γ 線照射とホット・エレクトロン注入の複合効果により、ゲート酸化膜中に中性トラップ・センタが形成され、このトラップへのエレクトロン捕獲が顕著となり、ホット・エレクトロン耐性が極めて低下する。この複合効果はゲート酸化膜中に含まれている水素量には無関係である。

2.2 ホット・キャリアによるフォトンの発生機構

ドレイン付近におけるインバクト・イオン化現象によって発生するフォトンの発光効率 η がゲート電圧 V_g およびドレイン電圧 V_d 依存性を有することを光学測定と電気測定の両者によって見出した。この依存性は、従来の制動放射モデルでは説明できない。 η がバイアス依存性を有する原因を2次元プロセス・デバイス・シミュレータを用いて解析した結果、この依存性は、インバクト・イオン化現象で発生したエレクトロンとホールの空間的共存割合のバイアス依存性によって解釈できることがわかった。このことから、ホット・キャリアに起因した発光機構は、インバクト・イオン化現象によって発生したエレクトロンとホールの再結合であると結論した。

2.3 注入イオン横方向広がり層に及ぼす注入角度およびマスク側面角度依存性

ソース、ドレイン N^+ 領域周辺にボロンイオン注入で形成した P^+ 層を有するMOSFETのしきい値電圧を解析することによって、マスク下に注入されたボロンイオン横方向広がり層の注入角度 (θ_i) およびマスク側面角度 (θ_s) 依存性を実験的に求めた。

実験的に得られた $\Delta L_s / \Delta \theta_i$ (θ_i :1度変化当りの横方向広がり層幅の変化)は $5^\circ < \theta_i < 8^\circ$ の範囲で約 $2.0 nm / degree$ であり、 $\Delta L_s / \Delta \theta_s$ は $56^\circ < \theta_s < 78^\circ$ の範囲で約 $-0.3 nm / degree$ である。また、Rungeの式を变形することによって計算でも求めた結果、 $\Delta L_s / \Delta \theta_i$ については実験値と計算値は良く一致した。しかし、 $\Delta L_s / \Delta \theta_s$ については一致しなかった。不一致の原因は今のところ不明である。