

博士論文概要

論文題目

マルチコアプロセッサにおける
Cプログラムの自動並列化と低消費電力化
に関する研究

Studies on Automatic Parallelization and
Low Power Optimization of C Programs
on Multicore Processors

申請者

間瀬	正啓
Masayoshi	Mase

情報理工学専攻 先端プロセッサ構成研究

2010年 12月

組み込み機器から PC, ハイエンドサーバに至るあらゆる情報機器においてマルチコアプロセッサの普及が進んでおり, 並列ソフトウェア開発の生産性向上が大きな課題となっている。マルチコアプロセッサを含む, マルチプロセッサシステムを用いて高性能・低消費電力を実現するためには, 並列化を含む高度な最適化技術を駆使したソフトウェア開発が必須となる。しかしながら, 並列処理の高度な専門知識を用いたプログラミングは, 一般のアプリケーションプログラム開発者には難易度が高く, 長期間の並列チューニングを要する。そのため, シングルプロセッサ用のプログラムからコンパイラが自動的に並列性を抽出して, マルチプロセッサ上での効率的な並列処理による高性能化と低消費電力化を可能とする自動並列化コンパイラの開発が強く求められている。

そこで, 本論文ではマルチコア・メニーコアプロセッサに対して, 短期間で高性能な並列ソフトウェア開発を可能とするための, コンパイラによる自動並列化および低消費電力化技術について述べる。広く利用されている C プログラムの自動並列化にはポインタ解析が大きな課題となっており, 自動並列化の特性を考慮した解析精度の向上や, プログラム記述の工夫による実用的な対処が必要となる。さらには, 近年コンピュータシステムの消費電力が大きな問題となっており, 自動並列化による性能向上のみならず, 低消費電力化のための周波数・電圧制御やクロック・電源制御等も求められている。そして, 集積されるコア数の増加に伴い, マルチコア・メニーコアプロセッサにおけるキャッシュコヒーレンシ制御機構のハードウェアによる実装が困難となっており, ソフトウェアによるコヒーレンシ制御手法が重要と考えられている。本論文ではこれらの問題を解決するために, 自動並列化コンパイラを用いた, ポインタ解析, プログラム記述法, 低消費電力化, およびソフトウェアコヒーレンシ制御手法を新たに提案する。

本論文は 7 章から構成される。以下に各章の概要を示す。

第 1 章「序論」では, 本研究の目的と研究背景について述べる。本章では, 様々な情報機器において普及が進んでいるマルチコアプロセッサと, それを有効活用するための自動並列化コンパイラの重要性について述べるとともに, C プログラムの自動並列化および低消費電力化で重要となる要素技術の概要について述べる。

第 2 章「OSCAR 自動並列化コンパイラ」では, 本研究で開発した OSCAR 自動並列化コンパイラの機能と構成ならびにコンパイラの解析や最適化の処理フローについて述べる。OSCAR コンパイラは逐次 C または Fortran プログラムを入力して並列処理用の指示文を含む並列 C または Fortran プログラムを自動生成する。OSCAR コンパイラは複数レベルの並列性を利用したマルチグレイン自動並列化を行い, プログラムの階層(関数やループネスト等)ごとに並列性の抽出を行

い，それぞれの階層の持つ並列性に依じて，ベーシックブロック，ループ，サブルーチン等の粗粒度タスクをプロセッサにスケジューリングしていく．さらに，プロセッサ近傍のキャッシュやローカルメモリを有効利用するためのデータローカリティ最適化を適用する．並列コード生成には OpenMP の持つ 4 つの指示文に加えて，電力制御，メモリ配置，データ転送，グループバリア同期，時間管理をサポートする OSCAR API の指示文を利用する．この OSCAR コンパイラにより自動生成された OpenMP および OSCAR API を含む並列プログラムを各マルチコア向けのコード生成コンパイラを用いてさらにコンパイルすることで実行バイナリを生成する．これにより，様々なマルチコアアーキテクチャ上で自動並列化および低消費電力化を実現できる．本論文で提案するプログラムの解析や最適化手法は，この OSCAR コンパイラに実装されている．

第 3 章「ポインタ解析」では，C プログラムを自動並列化する際に必要となるポインタ解析の解析精度向上について提案する．並列処理が求められるアプリケーションプログラムで頻出するデータ構造として，ポインタのポインタにより実現される擬似的な多次元配列があるが，従来のポインタ解析では解析できず自動並列化ができなかった．このようなデータ構造を解析して自動並列化を適用するために，ポインタの配列の各要素が指しているメモリ領域のエイリアス関係を解析する Element-Sensitive ポインタ解析を新たに提案する．この Element-Sensitive ポインタ解析は，従来のポインタ解析アルゴリズムの解析情報に 1 ビットのデータ構造を追加するだけの簡易な拡張であり，軽量な実装により頻出のデータ構造を用いたプログラムを自動並列化するのに必要な解析精度を得ることができる．従来のポインタ解析では自動並列化が不可能であった SPEC2000 equake および第 4 章で述べる Parallelizable C への修正を行った SPEC2006 hmmer について，Element-Sensitive ポインタ解析を利用することで自動並列化が可能となった．自動並列化結果について 8 コア搭載の IBM p5 550Q サーバにおいて性能評価を行ったところ，8 コア使用時に逐次実行時と比べてそれぞれ equake で 4.96 倍および hmmer で 6.06 倍の性能向上が得られた．

第 4 章「Parallelizable C」では，コンパイラによる自動並列化が可能なプログラム記述法として Parallelizable C を提案する．コンパイラの解析精度，特にポインタ解析精度を考慮して，ポインタ演算やポインタのキャストを制限するようなプログラム記述のガイドラインを設定することで，C プログラム自動並列化支援の枠組みを構築する．実際にこのガイドラインに沿ってプログラムの書き換えを行ったところ，市販コンパイラでは全く並列化できなかった SPEC2000 art, equake は書き換えが不要であり，SPEC2006 lbm で 1.8%，hmmer で 0.03% の書き換えにより自動並列化可能となった．Parallelizable C で記述した 6 つの逐次

プログラムに対して OSCAR コンパイラによる自動並列化を適用し，マルチコアシステム上での処理性能の評価を行った．その結果，逐次実行時と比較して，2 コア集積のマルチコアである IBM Power5+ を 4 基搭載した 8 コア構成のサーバである IBM p5 550Q において平均 5.54 倍，4 コア集積のマルチコアである Intel Core i7 920 プロセッサを搭載した PC において平均 2.43 倍，SH-4A コアベースの情報家電用マルチコア RP2 の 4 コアを使用した SMP 実行モードにおいて平均 2.78 倍の性能向上が得られた

第 5 章「低消費電力化制御」では，現在のプロセッサで問題となっている消費電力削減のために，最速実行時とリアルタイム実行時におけるコンパイラによる低消費電力化手法を提案する．併せて，各社のマルチコア上で低消費電力化を利用するための OSCAR API の提案を行い，自動並列化コンパイラで逐次プログラムから OSCAR API で記述された並列プログラムを自動生成することで，各社マルチコア上でコンパイラによる自動並列化と低消費電力化が利用可能となった．NEDO「リアルタイム情報家電用マルチコア」プロジェクトにおいて，新たに開発した 8 コア集積の情報家電用マルチコア RP2 において，マルチコアにおけるコンパイラによる消費電力制御を世界で初めて実現し，4 コアを用いた場合の最速実行モードにおいて消費エネルギーが SPEC2000 の art で 13.06%，equake で 3.99%，メディア処理の AAC エンコーダで 3.84%，MPEG2 デコーダで 9.01% 削減された．また，8 コアを用いた場合のリアルタイム制約モードにおいて，平均電力が AAC エンコーダで 87.9%，MPEG2 デコーダで 76.0% 削減された．

第 6 章「ソフトウェアコヒーレンシ制御」では，今後のメニーコアプロセッサにおける重要技術となる，コンパイラによるソフトウェアコヒーレンシ制御手法を提案する．コンパイラによる自動並列化と併せて，OSCAR API を用いてキャッシュライトバック，キャッシュセルフインバリデート、および変数配置のアラインメントを指示することで，ソフトウェアによる自動コヒーレンシ制御を実現した．科学技術計算およびメディア処理の 4 つのアプリケーションプログラムを用いて，上述の RP2 において 4 コア使用時の自動並列化性能の評価を行ったところ，ハードウェアコヒーレンシ制御で 1 コアの逐次実行と比較して平均 3.03 倍，提案するソフトウェアコヒーレンシ制御においても同様の平均 3.13 倍の性能向上が得られた．さらに，ハードウェアではコヒーレンシ制御できない 8 コア使用時に平均 4.88 倍の性能向上が得られた．

第 7 章「結論」では，本研究により得られた成果と今後の課題について述べる．

早稲田大学 博士（工学） 学位申請 研究業績書

氏名 間瀬 正啓 印

(2010年11月 現在)

種 類 別	題名、 発表・発行掲載誌名、 発表・発行年月、 連名者（申請者含む）
論文	<p>Akihiro Hayashi, Yasutaka Wada, Takeshi Watanabe, Takeshi Sekiguchi, <u>Masayoshi Mase</u>, Jun Shirako, Keiji Kimura, Hironori Kasahara, "Parallelizing Compiler Framework and API for Power Reduction and Software Productivity of Real-time Heterogeneous Multicores", Proc. of 23rd International Workshop on Languages and Compilers for Parallel Computing (LCPC2010), Oct. 2010.</p> <p><u>Masayoshi Mase</u>, Yuto Onozaki, Keiji Kimura, Hironori Kasahara, "Parallelizable C and Its Performance on Low Power High Performance Multicores", Proc. of 15th Workshop on Compilers for Parallel Computing (CPC2010), Jul 2010.</p> <p>間瀬正啓, 村田雄太, 木村啓二, 笠原博徳, "自動並列化のための Element-Sensitive ポインタ解析", 情報処理学会論文誌プログラミング(PRO), Vol. 3, No. 2, pp. 36-47, Mar. 2010.</p> <p>Keiji Kimura, <u>Masayoshi Mase</u>, Hiroki Mikami, Takamichi Miyamoto, Jun Shirako and Hironori Kasahara, "OSCAR API for Real-time Low-Power Multicores and Its Performance on Multicores and SMP Servers", Proc. of The 22nd International Workshop on Languages and Compilers for Parallel Computing (LCPC2009), Oct. 2009.</p> <p>間瀬正啓, 中川亮, 大國直人, 白子準, 木村啓二, 笠原博徳, "マルチコア上での OSCAR API を用いた並列化コンパイラによる低消費電力化手法", 情報処理学会論文誌コンピューティングシステム(ACS), Vol. 2, No. 3, pp. 96-106, Sep., 2009</p> <p>中野啓史, 桃園拓, 間瀬正啓, 木村啓二, 笠原博徳, "マルチコアプロセッサ上での粗粒度タスク並列処理のためのコンパイラによるローカルメモリ管理手法", 情報処理学会論文誌コンピューティングシステム(ACS), Vol. 2, No. 2, pp.63-74, Jul. 2009.</p> <p>Masafumi Onouchi, Keisuke Toyama, Toru Nojiri, Makoto Sato, <u>Masayoshi Mase</u>, Jun Shirako, Mikiko Sato, Masashi Takada, Masayuki Ito, Hiroyuki Mizuno, Mitaro Namiki, Keiji Kimura, and Hironori Kasahara, "Green Multicore SoC Software-Execution Framework with Timely-Power-Gating Scheme", IEEE International Conference on Parallel Processing (ICPP2009), Jun. 2009.</p> <p>中川亮, 間瀬正啓, 大國直人, 白子準, 木村啓二, 笠原博徳, "マルチコア上での OSCAR API を用いた並列化コンパイラによる低消費電力化手法", 先進的計算基盤システムシンポジウム(SACSIS2009), pp. 3--10, May., 2009.</p> <p>Hiroki Mikami, Jun Shirako, <u>Masayoshi Mase</u>, Takamichi Miyamoto, Hirofumi Nakano, Fumiyo Takano, Akihiro Hayashi, Yasutaka Wada, Keiji Kimura, Hironori Kasahara, "Performance of OSCAR Multigrain Parallelizing Compiler on Multicore Processors", Proc. of 14th Workshop on Compilers for Parallel Computing (CPC2009), Jan. 2009.</p> <p>Takamichi Miyamoto, Saori Asaka, Hiroki Mikami, <u>Masayoshi Mase</u>, Yasutaka Wada, Hirofumi Nakano, Keiji Kimura, Hironori Kasahara, "Parallelization with Automatic Parallelizing Compiler Generating Consumer Electronics Multicore API", Proc. of IEEE International Symposium on Advances in Parallel and Distributed Computing Techniques (APDCT-08), Dec. 2008</p> <p>宮本孝道, 浅香沙織, 見神広紀, 間瀬正啓, 木村啓二, 笠原博徳, "情報家電用マルチコア並列化 API を生成する自動並列化コンパイラによる並列化の評価", 情報処理学会論文誌 コンピューティングシステム(ACS), Vol. 1, No. 3, pp.83-95, Dec. 2008.</p> <p>宮本孝道, 浅香沙織, 見神広紀, 間瀬正啓, 木村啓二, 笠原博徳, "情報家電用マルチコア上におけるマルチメディア処理のコンパイラによる並列化", SACSIS2008 - 先進的計算基盤システムシンポジウム, May. 2008.</p>

早稲田大学 博士（工学） 学位申請 研究業績書

種 類 別	題名、 発表・発行掲載誌名、 発表・発行年月、 連名者（申請者含む）
講演 (研究会)	<p>Yutaka Yoshida, Masayuki Ito, Kiyoshi Hayase, Tomoichi Hayashi, Osamu Nishii, Toshihiro Hattori, Jun Sakiyama, Masashi Takada, Kunio Uchiyama, Jun Shirako, <u>Masayoshi Mase</u>, Keiji Kimura, Hironori Kasahara, "An 8 CPU SoC with Independent Power-off Control of CPUs and Multicore Software Debug Function", Proc. of IEEE Cool Chips XI: Symposium on Low-Power and High-Speed Chips 2008, Apr. 2008.</p> <p>Masayuki Ito, Toshihiro Hattori, Yutaka Yoshida, Kiyoshi Hayase, Tomoichi Hayashi, Osamu Nishii, Yoshihiko Yasu, Atsushi Hasegawa, Masashi Takada, Masaki Ito, Hiroyuki Mizuno, Kunio Uchiyama, Toshihiko Odaka, Jun Shirako, <u>Masayoshi Mase</u>, Keiji Kimura, Hironori Kasahara, "An 8640 MIPS SoC with Independent Power-off Control of 8 CPU and 8 RAMS by an Automatic Parallelizing Compiler", Proc. of IEEE International Solid State Circuits Conference (ISSCC2008), Feb. 2008</p> <p>間瀬正啓, 馬場大介, 長山晴美, 田野裕秋, 益浦健, 宮本孝道, 白子準, 中野啓史, 木村啓二, 笠原博徳, "情報家電用マルチコア SMP 実行モードにおける制約付き C プログラムのマルチグレイン並列化", 組込みシステムシンポジウム 2007, Oct. 2007.</p> <p>佐藤卓也, 見神広紀, 林明宏, 間瀬正啓, 木村啓二, 笠原博徳, "OSCAR API 標準解釈系を用いた Parallelizable C プログラムの評価", 情報処理学会研究会報告 Vol.2010-ARC-191-2, Oct. 2010.</p> <p>林明宏, 和田康孝, 渡辺岳志, 関口威, 間瀬正啓, 木村啓二, 伊藤雅之, 長谷川淳, 佐藤真琴, 野尻徹, 内山邦男, 笠原博徳, "情報家電用ヘテロジニアスマルチコア用自動並列化コンパイラフレームワーク", 情報処理学会研究会報告 Vol.2010-ARC-190-7(SWoPP2010), Aug. 2010.</p> <p>和田康孝, 林明宏, 渡辺岳志, 関口威, 間瀬正啓, 白子準, 木村啓二, 伊藤雅之, 長谷川淳, 佐藤真琴, 野尻徹, 内山邦男, 笠原博徳, "情報家電用ヘテロジニアスマルチコア RP-X におけるコンパイラ低消費電力制御性能", 情報処理学会研究会報告 Vol.2010-ARC-190-8(SWoPP2010), Aug. 2010.</p> <p>間瀬正啓, 木村啓二, 笠原博徳, "並列化コンパイラによるソフトウェアコヒーレンシ制御", 情報処理学会第 186 回アーキテクチャ研究会/第 114 回システムソフトウェアとオペレーティングシステム研究会, Apr. 2010.</p> <p>石坂一久, 酒井淳嗣, 枝廣正人, 宮本孝道, 間瀬正啓, 木村啓二, 笠原博徳, "自動並列化技術を用いたメディア処理オフロード", 情報処理学会研究会報告 Vol.2010-EMB-16 No.59, Mar. 2010.</p> <p>宮本孝道, 間瀬正啓, 木村啓二, 石坂一久, 酒井淳嗣, 枝廣正人, 笠原博徳, "組込み向けマルチコア上での複数アプリケーション動作時の自動並列化されたアプリケーションの処理性能", 情報処理学会研究会報告 Vol.2010-ARC-188, Mar. 2010.</p> <p>間瀬正啓, 村田雄太, 木村啓二, 笠原博徳, "自動並列化のための Element-Sensitive ポインタ解析", 情報処理学会第 76 回プログラミング研究会, Oct. 2009.</p> <p>間瀬正啓, 木村啓二, 笠原博徳, "マルチコアにおける Parallelizable C プログラムの自動並列化", 情報処理学会研究会報告 2009-ARC-174-15(SWoPP2009), Aug. 2009.</p> <p>神山輝壮, 和田康孝, 林 明宏, 間瀬正啓, 中野啓史, 渡辺岳志, 木村啓二, 笠原博徳, "メディアアプリケーションを用いた並列化コンパイラ協調型ヘテロジニアスマルチコアアーキテクチャのシミュレーション評価", 社団法人 電子情報通信学会, 信学技報, ICD2008-140, Jan. 2009.</p> <p>桃園拓, 中野啓史, 間瀬正啓, 木村啓二, 笠原博徳, "マルチコアのためのコンパイラにおけるローカルメモリ管理手法", 社団法人 電子情報通信学会, 信学技報, ICD2008-141, Jan. 2009.</p> <p>中川亮, 間瀬正啓, 白子準, 木村啓二, 笠原博徳, "マルチコア上での OSCAR API を用いた低消費電力化手法", 社団法人 電子情報通信学会, 信学技報, ICD2008-145, Jan. 2009.</p> <p>間瀬正啓, 馬場大介, 長山晴美, 村田雄太, 木村啓二, 笠原博徳, "ポインタ解析を用いた制約付き C プログラムの自動並列化 ", 第 170 回 計算機アーキテクチャ研究会, May. 2008.</p>

早稲田大学 博士（工学） 学位申請 研究業績書

種 類 別	題名、 発表・発行掲載誌名、 発表・発行年月、 連名者（申請者含む）
<p>その他 (ポスタ発表)</p> <p>(招待講演)</p> <p>(特許)</p> <p>(受賞)</p>	<p>山田 海斗, 間瀬 正啓, 白子 準, 木村 啓二, 伊藤 雅之, 服部 俊洋, 水野 弘之, 内山 邦男, 笠原博徳, "階層グルーピング対応バリア同期機構の評価", 第 170 回 計算機アーキテクチャ研究会, May. 2008.</p>
	<p>宮本孝道, 田村圭, 田野裕秋, 見神広紀, 浅香沙織, 間瀬正啓, 木村啓二, 笠原博徳, "マルチコアプロセッサ上でのマルチメディア処理の並列化", 情報処理学会研究会報告 2007-ARC-175-15(デザインガイア 2007), Nov. 2007.</p>
	<p>間瀬正啓, 馬場大介, 長山晴美, 田野裕秋, 益浦健, 宮本孝道, 白子準, 中野啓史, 木村啓二, 亀井達也, 服部俊洋, 長谷川淳, 佐藤真琴, 伊藤雅樹, 内山 邦男, 小高俊彦, 笠原博徳, "情報家電用マルチコア SMP 実行モードにおけるマルチグレイン並列処理", 情報処理学会研究会報告 2007-ARC-173-05 (第 165 回 計算機アーキテクチャ研究会), May. 2007.</p>
	<p>間瀬正啓, 馬場大介, 長山晴美, 田野裕秋, 益浦健, 深津幸二, 宮本孝道, 白子準, 中野啓史, 木村啓二, 笠原博徳, "OSCAR コンパイラにおける制約付き C プログラムの自動並列化", 情報処理学会研究会報告 2006-ARC-170-01(デザインガイア 2006), Nov. 2006.</p>
	<p>Masayoshi Mase, Daisuke Baba, Harumi Nagayama, Hiroaki Tano, Takeshi Masuura, Takamichi Miyamoto, Jun Shirako, Hirofumi Nakano, Keiji Kimura, Hironori Kasahara, "Multigrain Parallelization of Restricted C Programs on SMP Servers and Low Power Multicores", The 20th International Workshop on Languages and Compilers for Parallel Computing (LCPC2007), Oct. 2007.</p>
	<p>間瀬正啓, "情報家電用マルチコアのための自動並列化コンパイラ技術", STARC シンポジウム 2007, Sep. 2007.</p>
	<p>間瀬正啓, 馬場大介, 長山晴美, 田野裕秋, 益浦健, 深津幸二, 宮本孝道, 白子準, 中野啓史, 木村啓二, 笠原博徳, "OSCAR コンパイラにおける制約付き C プログラムの自動並列化", 情報処理学会研究会報告 2006-ARC-170-01(デザインガイア 2006), Nov. 2006.</p>
	<p>Masayoshi Mase, "C Language Support in OSCAR Multigrain Parallelizing Compiler using CoSy", ACE 2nd CoSy Community Gathering, Amsterdam, Netherlands, Oct. 2006</p>
	<p>笠原博徳, 木村啓二, 間瀬正啓, "プロセッサによって実行可能なコードの生成方法、記憶領域の管理方法及びコード生成プログラム", 特願 2009-285586, Dec. 2009.</p>
	<p>電気情報通信学会・情報処理学会 デザインガイアポスタ賞, 間瀬正啓, "OSCAR コンパイラによる制約付き C プログラムの自動並列化", 2006 年 11 月</p> <p>STARC シンポジウム 2007 優秀ポスター賞, 間瀬正啓, "情報家電用マルチコアのための自動並列化技術", 2007 年 9 月</p> <p>情報処理学会 山下記念研究賞, 間瀬正啓, "自動並列化のための Element-Sensitive ポインタ解析", 2010 年 7 月</p>